

03

(54) MANUFACTURE OF SEMICONDUCTOR SUBSTRATE  
(11) 59-54217 (A) (43) 29.3.1984 (19) JP  
(21) Appl. No. 57-164463 (22) 21.9.1982  
(71) NIPPON DENKI K.K. (72) KUNIO NAKAMURA  
(51) Int. Cl. H01L21/20, H01L21/283, H01L21/324, H01L21/84

**PURPOSE:** To obtain the polycrystalline substrate, in which mobility is high and leakage currents are little, by coating a conductive substrate coated with an insulating thin-film or an insulating substrate with a polycrystalline Si film, implanting H<sub>2</sub> ions to the polycrystalline Si film and radiating laser beams to increase crystal grain size.

**CONSTITUTION:** A polycrystalline Si layer 3 is deposited on an SiO<sub>2</sub> film 2 formed on the Si substrate 1 through a vapor growth method, and H<sub>2</sub> ions of the quantity of implantation of approximately 10<sub>14</sub>/cm<sup>2</sup> are implanted to the layer 3. The Nd:YAG laser beams 5 are irradiated and scanned to the layer 3 in energy density of approximately 2J/cm<sup>2</sup>, and the layer 3 is annealed uniformly. Implanted H<sub>2</sub> is intruded simultaneously to a crystal grain boundary, and dangling bonds are terminated and excellent polycrystalline Si is obtained. Accordingly, the polycrystalline substrate suitable for an IGFET is acquired.

437119  
437120  
437123  
437124

BEST AVAILABLE COPY

⑨ 日本国特許庁 (JP) ① 特許出願公開  
⑩ 公開特許公報 (A) 昭59-54217

Int. Cl.<sup>3</sup> 識別記号 場内整理番号 ④公開 昭和59年(1984)3月29日  
H 01 L 21/20 7739-5F  
21/283 7638-5F 発明の数 1  
21/324 6851-5F 番査請求 未請求  
21/84 7739-5F

(全2頁)

⑨半導体基板の製造方法

⑩特 願 昭57-164463  
⑪出 願 昭57(1982)9月21日  
⑫發明者 中村邦雄

東京都港区芝五丁目33番1号  
本電気株式会社内  
日本電気株式会社  
東京都港区芝5丁目33番1号  
⑬代理 人 弁理士 内原晋

引 用

1. 発明の名稱

半導体基板の製造方法

2. 特許請求の範囲

半導体基板上もしくは、表面が絕縁性導通膜で被覆された半導体基板の表面に多結晶シリコン膜を形成する工法と、該多結晶シリコン膜に水素イオンを注入する工法と、前記多結晶シリコン膜にレーザ光を照射して結晶粒度を最大化する工法とを含むことを特徴とする半導体基板の製造方法。

3. 発明の詳細な説明

本発明は半導体基板の製造方法に係り、特に、レーザ光を用いた半導体基板の形成方法に関するものである。

近年、半導体基板上に形成された多結晶上にシリコン膜を形成し、レーザ光を照射することによってシリコン膜の結晶粒度を最大化し、又は結晶粒度を小さくするための方法が開発されている。

この方法では、従来のシリコン・オン・サファイア基板よりも基板を搬出でお造りでき、逆に多層化することによって三次元構造の実現も可能となる。しかしながら上記の方法によって製造した基板上に絶縁ゲート型トランジスタを形成した場合、易燃性が過度のシリコン基板の場合と比較しても、且つ、DRL場合の消費電力も過度のシリコン基板の場合よりも多いという欠点があった。この理由は多結晶シリコン中の結晶粒界によってシリコンの結合にダンクーリングボンドが生じ、これが再結合中心及び界面中心となって結晶の特性を劣化させるとされるためであると考えられる。

本発明は上記欠点を除去し、易燃性がなく、且つ消費電力の少ない絶縁ゲート型トランジスタを実現し得るための多結晶シリコン基板形成法を提供するものである。

本発明は多結晶シリコンにイオン注入法で水素を導入した後レーザ光照射を行えば効率が高く、且つ消費電力の少ない多結晶基板を得ることが可能となる。

BEST AVAILABLE COPY

ダンクリングバンドを均一化して生産を多結晶シリコンを均一化することができる。

## 4. 図面の簡単な説明

第1図乃至第3図は本発明の一実施例を説明するための断面図である。

図に示す、1……シリコン基板、2……均化膜、3……多結晶シリコン、4……水素イオン、5……レーザ光である。

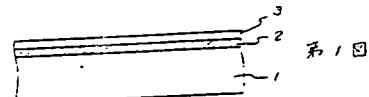
代理人 犀井士 内原



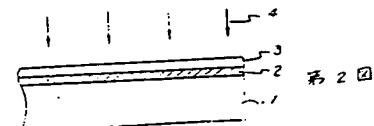
できるという効果があつく。この理由としてはレーザ光照射中にシリコン内に含まれた水素が結晶粒界のダンクリングボードと結合し、バンドを均一化するためであると考えられる。

次に図2において本発明の実施例について説明する。図1図に於て、シリコン基板1上に形成される均化膜2上には式形放電圧で多結晶シリコン3が形成されている。均化膜2、及び多結晶シリコン3の厚さは約0.5μmである。次に図2図に示す様に水素イオンを注入する。注入量は10<sup>18</sup>ノ/m<sup>2</sup>程度以上あれば良い。加速度エネルギーは注入イオン分布のピーカーが多結晶シリコンの接線の半分程度となる様に設定する。

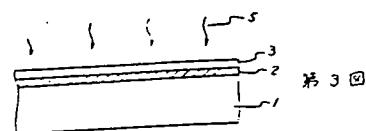
次に、図3図に示す様にレーザ光5を照射する。レーザとしてはNd:YAGレーザ等が通常用いられる。レーザ光としてパルス結晶度を用いた場合、照射エネルギー密度は2J/cm<sup>2</sup>程度が適当である。レーザ光は100μm程度のスポットでウェハ面上を走査され多結晶シリコンは内一でアーチルされる。同時に注入された水素も結晶粒界に嵌入される。



第1図



第2図



第3図